

實驗六 加法器

一． 實驗器材

名稱	數量	名稱	數量
IC 7486	4	IC 7400	3
IC 7408	1	LED	5
IC 7483	1	電阻 2.2 kΩ	1

二． 預習作業

1. 布林代數
2. 何謂“補數”？
3. 二進位之加減

三． 實驗步驟

(一) 半加器

最簡單之二位元其二進位之加法如表 1 所示，比較表 1 與表 2 的 XOR gate 真值表，我們發現二者完全相同，因此 XOR gate 就可以作為基本之加法器，但是此加法器並無法表示“進位”輸出。而二位元之加法進位如表 3 所示，這又與表 4 的 AND gate 真值表完全相同，因此 AND gate 就可以作為基本之加法器進位輸出

A	B	A+B
0	0	0
1	0	1
0	1	1
1	1	0

表 1 二位元加法

A	B	O
0	0	0
1	0	1
0	1	1
1	1	0

表 2 XOR 真值表

A	B	進位
0	0	0
1	0	0
0	1	0
1	1	1

表 3 二位元加法進位

A	B	O
0	0	0
1	0	0
0	1	0
1	1	1

表 4 AND 真值表

1. 先檢視 IC 7486 與 7408 之接腳圖。
2. 按圖 1 插妥電路。(注意 IC 之 V_{CC} 與接地)
3. 置 SW_1, SW_2 的 Hi/Low 如表 5 所示，並記錄對應的 L_1, L_2 輸出於表 5 中。

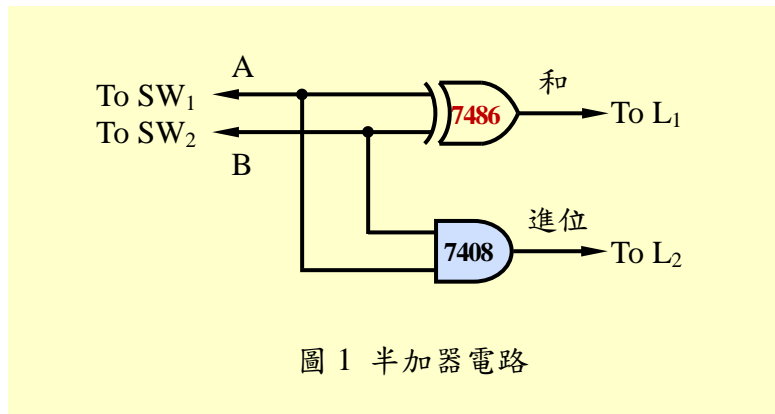


圖 1 半加器電路

(二) 全加器

1. 按圖 2 接妥電路 (先把接腳數寫在圖 2 上，兩個 XOR 用同一顆 7486，三個 NAND 用同一顆 7400) 輸入 A, B, C_{IN} 。
2. 置 SW_1, SW_2, SW_3 的 Hi/Low 如表 6，並記錄對應的 L_1, L_2 輸出於表中。

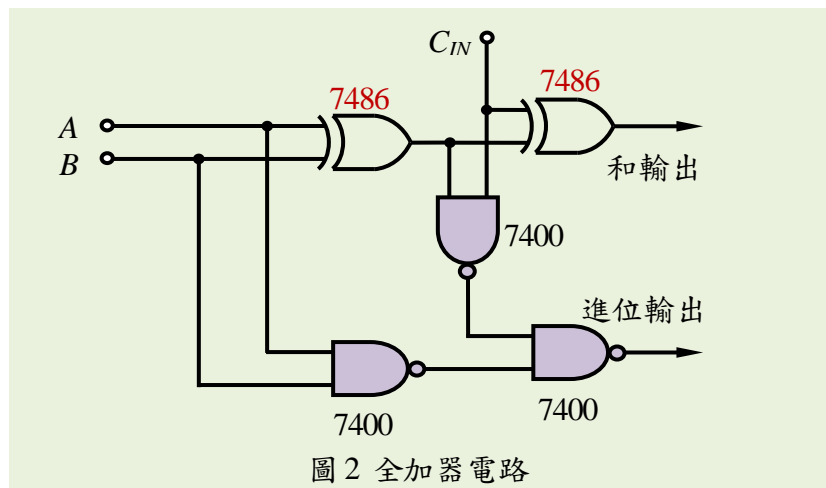
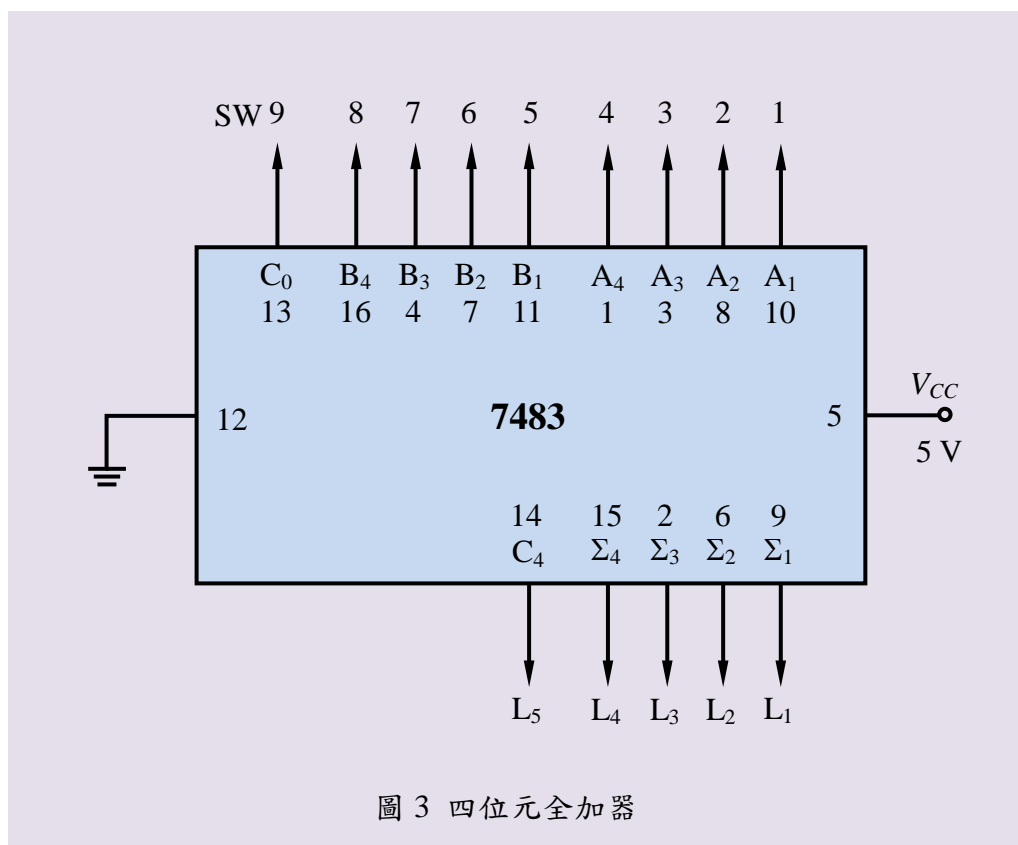


圖 2 全加器電路

(三) 7483，4 位元全加器

以上所做之實驗僅為簡單之 2 位元加法電路，現在利用 IC 7483 來完成一個 4 位元之全加器。

1. 按圖 3 插妥電路，置 $SW_1 \sim SW_9$ 如表 7 所示，並記錄對應的 $L_1 \sim L_5$ 輸出於表中。
2. 置 $SW_1 \sim SW_9$ 如表 8 所示，並記錄對應的 $L_1 \sim L_5$ 輸出於表中。



(四) 加法器／減法器

1. 圖 4 是 2 的補數加法／減法器， $C_0 = 0$ 則為一加法器， $C_0 = 1$ 則為一減法器，最高次位 (MSB) 為符號元，0 表正數，1 為負數。
2. 按圖 4 插妥電路，置 $SW_1 \sim SW_8$ 如表 9 所示，並記錄對應的 $L_1 \sim L_4$ 輸出於表中。
3. 利用圖 4 的電路做出 $7 - 4$ ， $6 - 2$ ， $5 - 3$ ， $4 - 7$ ， $3 - 5$ 並將結果填表 10。

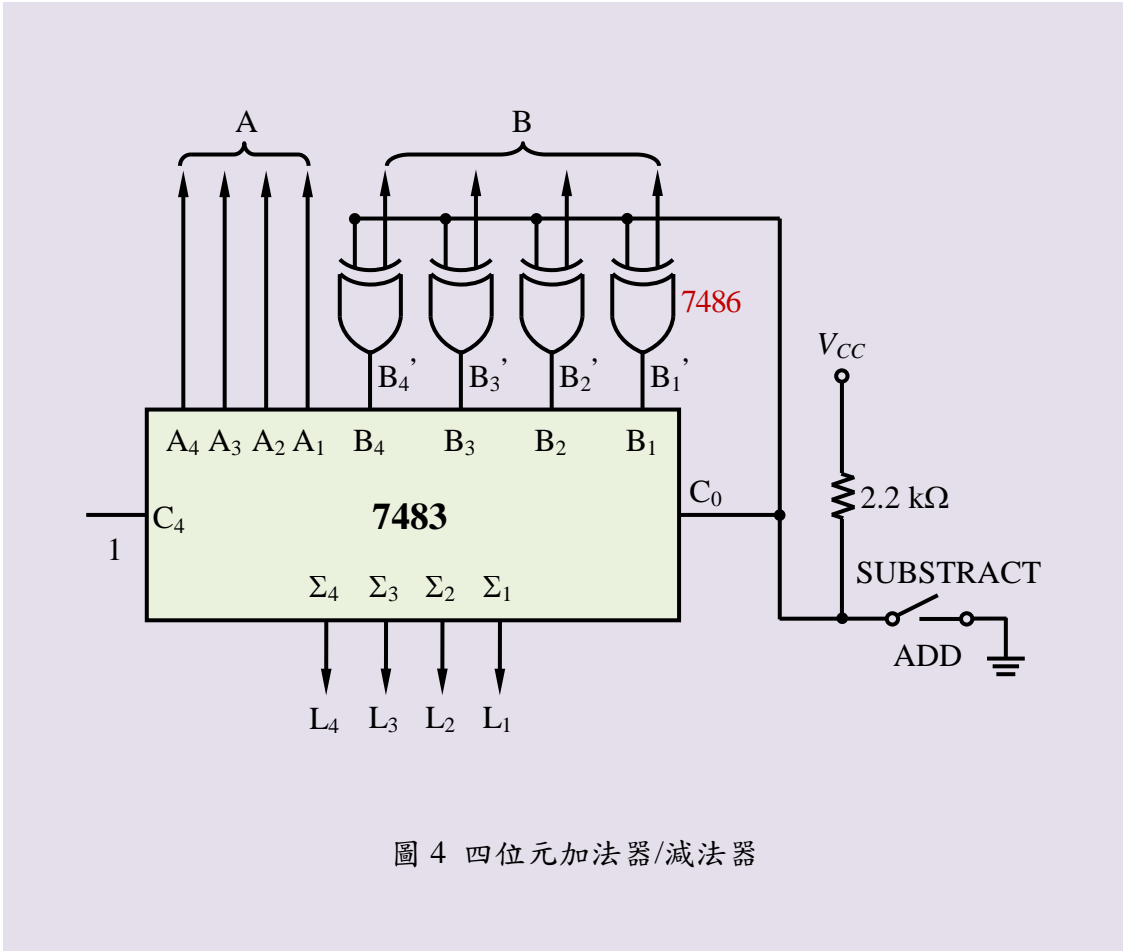


圖 4 四位元加法器/減法器

實驗六 加法器

組別：_____ 學號：_____ 姓名：_____ 同組同學姓名：_____

日期：_____ 教師簽署：_____

(一) 半加器

表 5：半加器

輸 入		輸 出	
A = SW ₁	B = SW ₂	和 = L ₁	進位 = L ₂
0	0		
0	1		
1	0		
1	1		

(二) 全加器

表 6：全加器

輸 入			輸 出	
進位=SW ₃	B=SW ₂	A=SW ₁	和=L ₁	進位=L ₂
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

(三) IC 7483，4 位元全加器

表 7：4 位元全加器

輸 入					輸 出									
A ₄	A ₃	A ₂	A ₁	B ₄	B ₃	B ₂	B ₁	C ₀	Σ ₄	Σ ₃	Σ ₂	Σ ₁	C ₄	10 進位之值
0	0	0	0	0	0	0	0	0						
0	0	0	1	0	0	0	1	0						
0	0	1	0	0	0	0	1	0						
0	0	1	1	0	0	0	1	0						
0	1	0	0	0	1	0	0	0						
0	1	1	0	0	1	1	0	0						
0	1	1	1	0	1	1	1	0						
1	0	0	0	0	1	1	1	0						

表 7 的和都未超過 _____，當和超過 _____ 時，則 C₄ 為 _____，此進位代表值為 _____。

表 8：4 位元全加器

輸 入					輸 出									
A ₄	A ₃	A ₂	A ₁	B ₄	B ₃	B ₂	B ₁	C ₀	Σ ₄	Σ ₃	Σ ₂	Σ ₁	C ₄	10 進位之值
1	0	0	0	1	0	0	0	0						
1	0	1	0	1	0	1	0	0						
1	1	1	1	1	0	0	0	0						
1	1	1	1	1	1	1	1	0						
0	0	0	0	0	0	0	0	1						
1	1	1	1	0	0	0	0	1						
1	1	1	1	1	1	1	1	1						

(四) 加法器／減法器

表 9：(C₀ = 0)

輸 入				輸 入				輸 出				
A ₄	A ₃	A ₂	A ₁	B ₄	B ₃	B ₂	B ₁	Σ ₄	Σ ₃	Σ ₂	Σ ₁	10 進位之值
0	0	0	0	0	0	0	0					
0	0	0	1	0	0	0	1					
0	0	1	0	0	0	1	0					
0	0	1	1	0	0	1	1					
0	1	0	0	0	0	1	1					
0	1	0	0	0	1	0	0					
0	1	0	1	0	1	0	1					
0	1	1	0	0	1	1	0					

表 10：(C₀ = 1)

輸 入				輸 入				輸 出				
A ₄	A ₃	A ₂	A ₁	B ₄	B ₃	B ₂	B ₁	Σ ₄	Σ ₃	Σ ₂	Σ ₁	10 進位之值
0	1	1	1	0	1	0	0					
0	1	1	0	0	0	1	0					
0	1	0	1	0	0	1	1					
0	1	0	0	0	1	1	1					
0	0	1	1	0	1	0	1					

*問題：請說明圖 4 加法器與減法器的工作原理。

(五) 討論