

## 實驗三 接面電晶體

### 一、實驗器材

名稱	數量	名稱	數量
npn 電晶體	3	電阻 100 Ω	1
npn 電晶體	3	電阻 1 kΩ	1
可變電阻 1 kΩ	1	電阻 47 kΩ	1
可變電阻 10 kΩ	1	電晶體測試棒	1

### 二、預備知識

#### 1. 電晶體的構造及特性

##### 1-1. 電晶體的物理結構

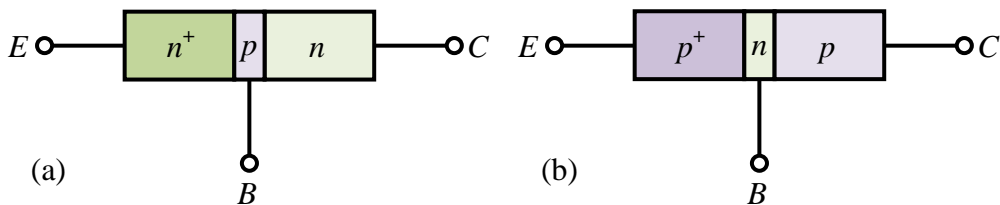


圖 1 電晶體的物理結構 (a) npn (b) pnp。

在兩塊  $n$  型半導體之間夾一片很薄的  $p$  型半導體，或在兩塊  $p$  型半導體之間夾一片很薄的  $n$  型半導體，如圖 1 所示，即成為電晶體。

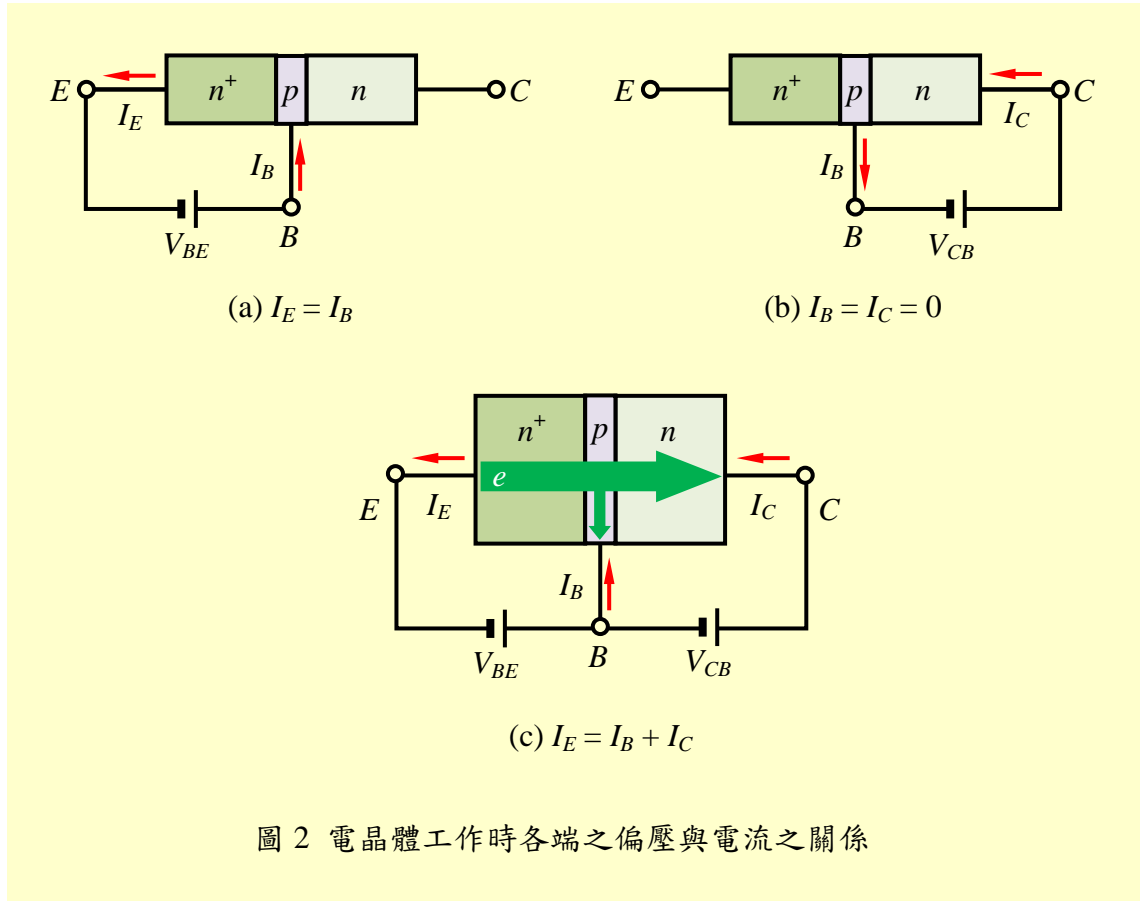
特徵：

- (1)  $n^+, n(p^+, p)$  為不對稱摻雜。
- (2)  $B$  端非常薄。

##### 1-2 電晶體的偏壓與電流特性

以 npn 電晶體為例，如圖 2(a) 在  $BE$  端間加上順向電壓時，只要  $V_{BE}$  能夠克服  $BE$   $p-n$  接合面的位障 ( $S_i \sim 0.7V$ )，則產生順向電流，與一般二極體之特性一樣，此時  $I_E = I_B$ 。

若如圖 2(b) 在 **CB 端間** 加上一個**逆向電壓**  $V_{CB}$ ，則因 **CB** 為逆向偏壓，故 **p-n** 接合面不導電， $I_B = I_C = 0$ 。



但是，若把圖 2(b) 的 **BE** 間加上順向的電壓，成為圖 2(c) 時，由圖中我們知道  $I_E = I_B + I_C$ 。**E** 端內之電子由於 **BE** 順向偏壓大量進入 **B** 極，但是因為電晶體的 **B** 極很薄且摻雜程度很低，因此只有極少數的電子與 **B** 極內之電洞結合而造成微小的電流  $I_B$ ，大部份進入 **B** 極的電子還未與電洞結合就因為受到  $V_{CB}$  的影響而進入 **C** 極造成大量的電流  $I_C$ ，因此  $I_C \doteq I_E \gg I_B$ 。對 **npn** 電晶體而言也是同樣的道理，只是電子與電洞之角色互換而已。

### 1-3 電晶體的 $\beta$

比較圖 2(b) 和圖 2(c)，我們可以發現  $I_C$  之存在與否可由  $V_{BE}$  加以控制。若 **BE** 不加順向偏壓  $V_{BE}$  則  $I_B = 0$ ， $I_C = 0$ ，一旦加入了適當的  $V_{BE}$  產生了  $I_B$  後才能有  $I_C$  的產生。由於  $I_B \ll I_C$ ，而我們只要控制  $I_B$  即可控制  $I_C$ ，也就是說我們可以藉由為小電流  $I_B$  來產生大電

流  $I_C$ ，於是電晶體就具有電流之放大作用。人們把電晶體的電流放大率以  $\beta$  或  $h_{FE}$  表之，其定義為：

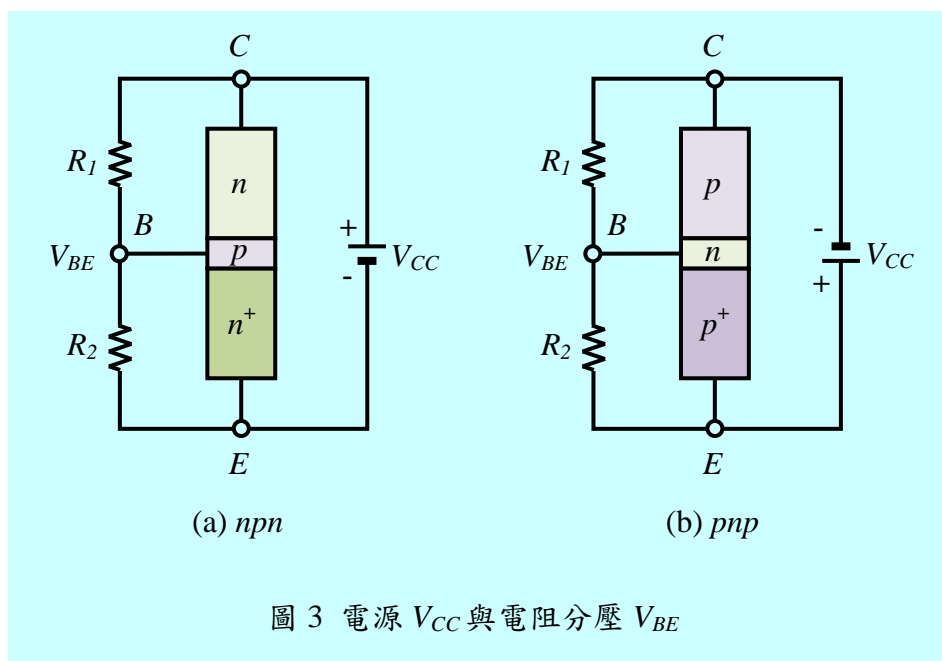
$$h_{FE} = \beta = \frac{I_C}{I_B}$$

一般電晶體的  $\beta \approx 10 \sim 300$ ， $\beta > 300$  的電晶體比較少。

由以上的說明，我們也知道了電晶體三端的名稱是有由來的。射極  $E$  (Emitter) 專門發射電洞或電子，而集極  $C$  (Collector) 收集電子或電洞，基極  $B$  (Base) 則用以控制電流之大小。

### 1-4 電晶體的偏壓電源與電路符號

欲使電晶體工作，其偏壓之配置應如圖 2(c) 所示，電路中需要兩組電源  $V_{BE}$  與  $V_{CB}$ 。但在實際應用時，為省卻使用兩組電源之不便，通常只使用一組電源  $V_{CC}$  供應，而  $V_{BE}$  則利用電阻器從  $V_{CC}$  的分壓而得，如圖 3 所示。



電晶體的電路符號如圖 4 所示。符號中的箭頭有三大重要意義：

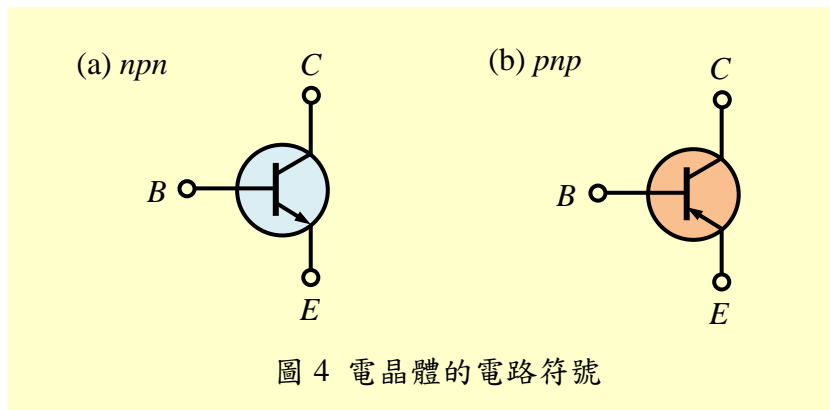


圖 4 電晶體的電路符號

- (1) 用以區分 *nnp* 和 *pnp*。*nnp* 的箭頭向外，*pnp* 的箭頭向內。
- (2) 用以區別 *E* 和 *C*。*E* 有箭頭，*C* 沒有畫箭頭。
- (3) 箭頭表示電流的流通方向。

### 1-5 電晶體的 $\alpha$

除了  $\beta$  之外，電晶體還有一種電氣參數稱為  $\alpha$ ，它是用來表示  $I_C$  與  $I_E$  的比值。 $\alpha$  亦可使用  $h_{FB}$  表之，定義如下：

$$\alpha = \frac{I_C}{I_E}$$

由於  $I_C$  略小於  $I_E$ ，故  $\alpha$  略小於 1。

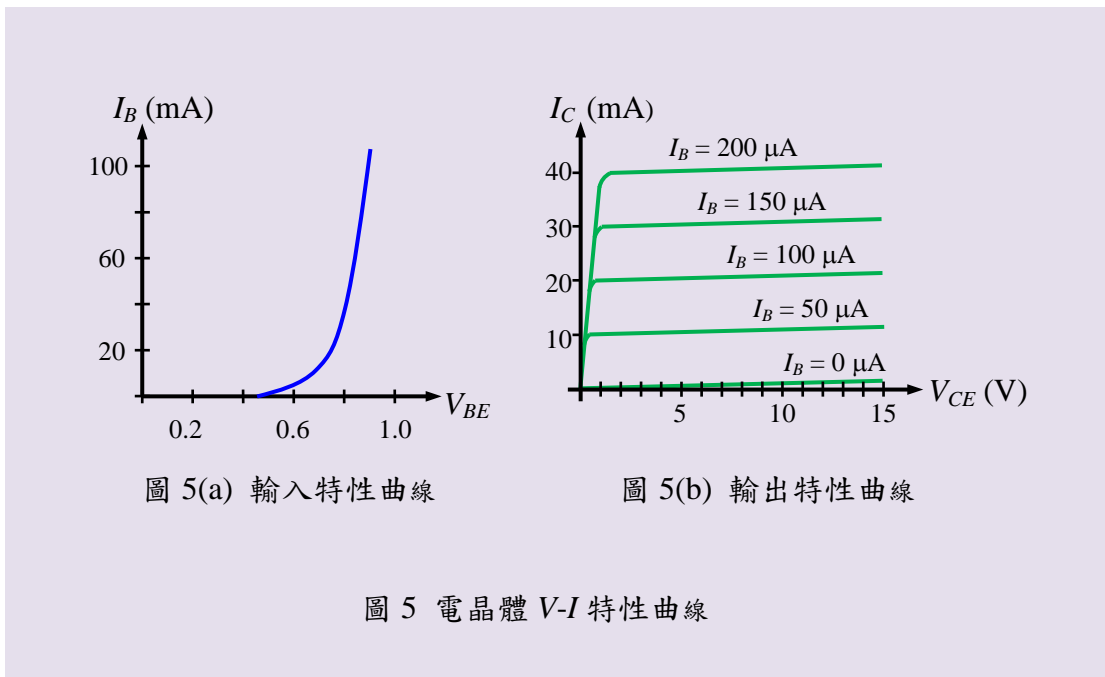
### 1-6 $\alpha$ 與 $\beta$ 之關係

由於人們設計或分析電路時，較常用到的是  $\beta$ ，因此在電晶體製造商提供的規格表中都可以查到  $\beta$  的大小。 $\alpha$  與  $\beta$  的關係為：

$$\begin{aligned} \because \alpha &= \frac{I_C}{I_E} \\ \Rightarrow \alpha &= \frac{I_C}{I_E} = \frac{\beta I_B}{(1 + \beta) I_B} = \frac{\beta}{1 + \beta} \\ &\Rightarrow \alpha = \frac{\beta}{1 + \beta} \quad \text{or} \quad \beta = \frac{\alpha}{1 - \alpha} \end{aligned}$$

## 2. 電晶體的 V-I 特性曲線

吾人通常以  $V_{CE} - I_C$  特性曲線，其次為  $V_{BE} - I_B$  特性曲線來描述電晶體之特徵。 $V_{BE} - I_B$  特性曲線是用來描述輸入電流和輸入電壓之間的關係，所以稱為輸入特性曲線，如圖 5(a) 所示。 $V_{CE} - I_C$  特性曲線亦稱為輸出特性曲線，如圖 5(b) 所示，它不但描述了  $I_B$  與  $I_C$  間之關係，而且告訴我們  $V_{CE}$  與  $I_C$  間之關係， $V_{CE} - I_C$  特性曲線可方便於分析或設計電晶體電路。



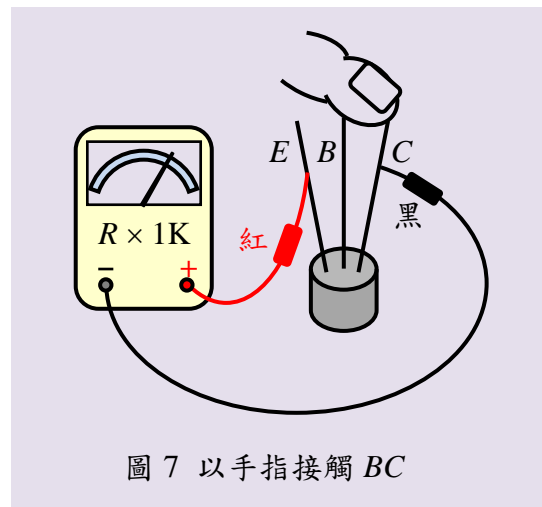
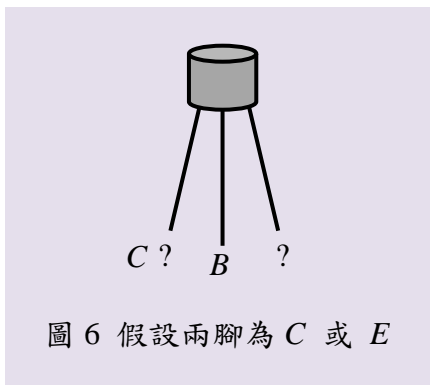
### 工作一：以三用表判斷電晶體是 *pn*p 或 *np*n

1. 拿數個電晶體，以三用表判斷電晶體是 *pn*p 或 *np*n。應多做幾次，直至非常熟練。
2. 方法如下：
  - (1) 三用表旋至  $R \times 1K$  或  $R \times 100$ ，然後將試棒接觸在三個接腳中的兩個接腳，使三用表的指針產生大偏轉，此時這兩個接腳中必有一為基極  $B$ 。
  - (2) 任一試棒移至第三接腳（剛才空著的那個接腳），若三用表指針仍然產生大偏轉，則試棒沒動的那個接腳為基極  $B$ 。如果試棒移至第三接腳時，三用表之指針偏動甚小，那麼表示試棒移開的那腳為基極。

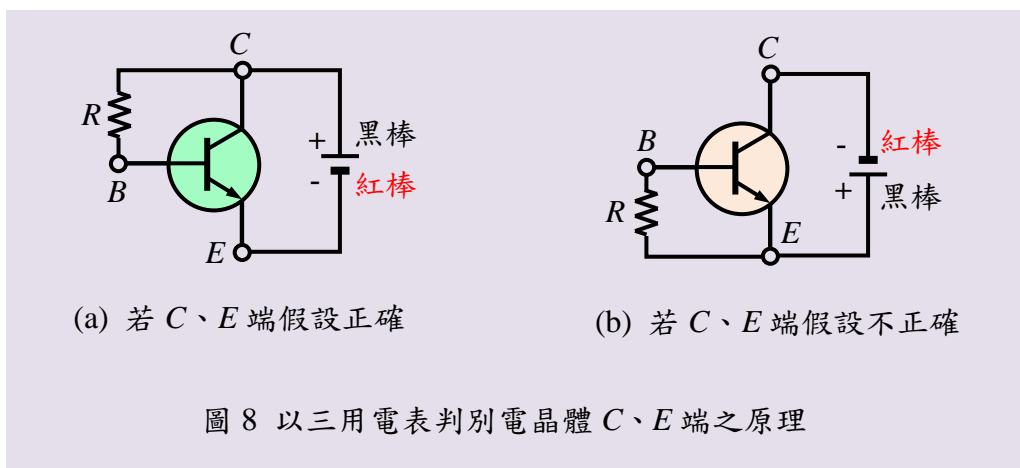
(3)上述測試，指針偏轉很大時，若接觸在基極的是紅色測試棒，則此電晶體是 *pnp* 電晶體。反之，若指針偏轉很大時接觸在基極的是黑測試棒，那麼你所測的是個 *nnp* 電晶體。

## 工作二：以三用表判斷電晶體之 *E*、*B*、*C*

1. 以工作一之方法找出 *B* 極。
2. 基極找出後，假定所剩的兩腳其中一為 *C*，一為 *E*，如圖 6 所示。



3. 以 *nnp* 電晶體為例，三用表轉至  $R \times 1K$ ，把紅棒（輸出負電壓）接在假定的 *E*，而黑棒（輸出正電壓）接假定的 *C*，然後用手指同時碰觸 *B* 與 *C*，但不得讓 *BC* 兩極直接接觸，如圖 7 所示。此時指針若有偏轉，則接腳的假設定正確的，若指針在手碰觸 *BC* 兩極時不產生偏轉，則你的假設恰與實際相反，其原理以圖 8 說明之。當假定正確時，電晶體



晶體與手指之電阻  $R$  及三用電表之電壓輸出組成之電路即為圖 8(a)， $BE$  因順向偏壓而導通，於是  $CE$  有電流導通，因此指針指示低電阻。若假設錯誤則如圖 8(b) 所示， $BE$  無偏壓而不導通，於是  $CE$  無電流導通，因此指針因指示高電阻而不偏轉。

4. 如果所測的是  $pnp$  電晶體，那麼情形恰與步驟 3 相反，黑棒接在假定的  $E$  端，而紅棒需接在假定的  $C$  端。

### 工作三：以三用表測量電晶體的 $\beta$ 值與漏電電流

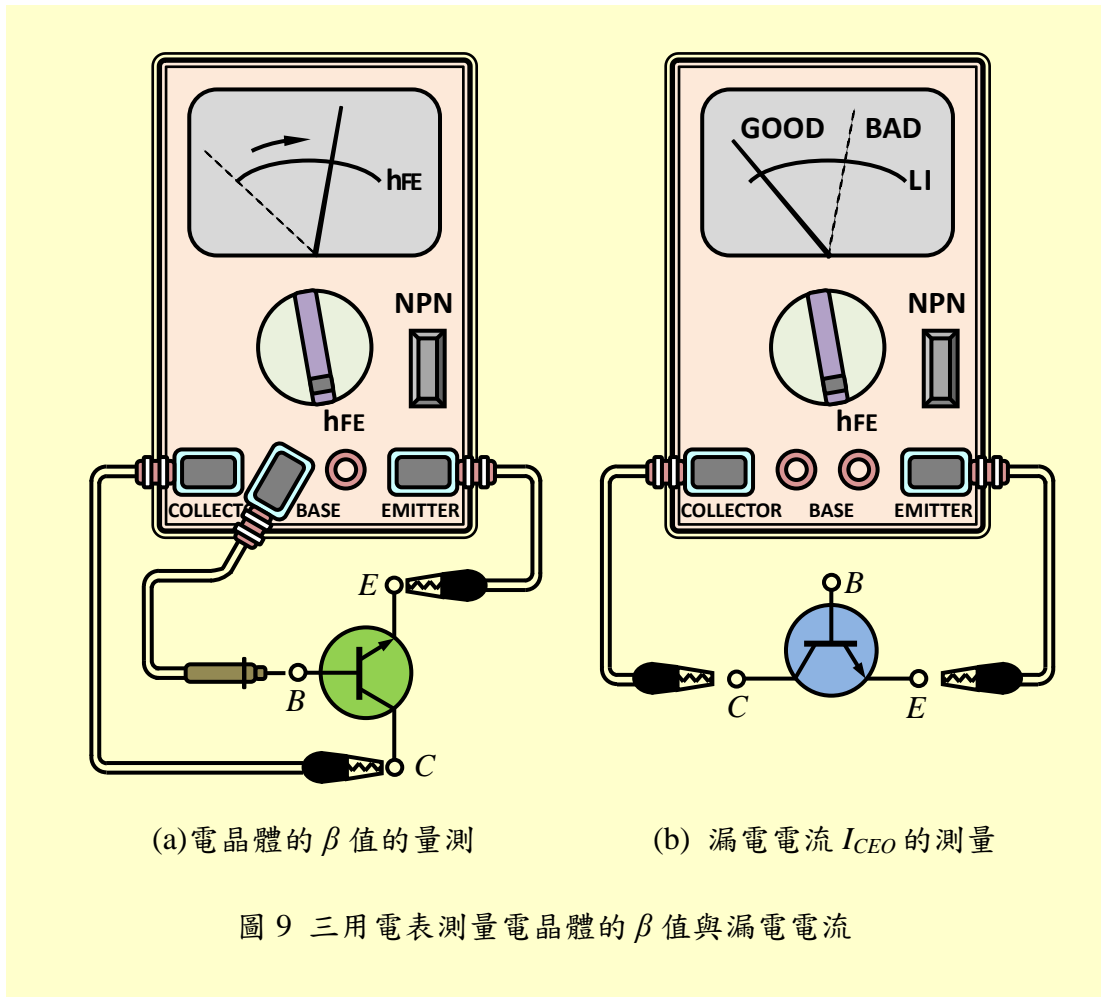
#### 電晶體的 $\beta$ 值：

1. 將三用表置於  $h_{FE}$  檔，並作  $0\ \Omega$  調整。
2. 若欲測之電晶體為  $nnp$  型，則把三用表右側之極性選擇置於 NPN 位置；若欲測之電晶體為  $pnnp$  型，則極性選擇置於 PNP 位置。然後把  $E$ 、 $B$ 、 $C$  三隻接腳如圖 9(a) 所示接好。
3. 電晶體的  $\beta$  值直接由標有  $h_{FE}$  之刻度讀取即可。

#### 漏電電流 $I_{CEO}$ 的測量：

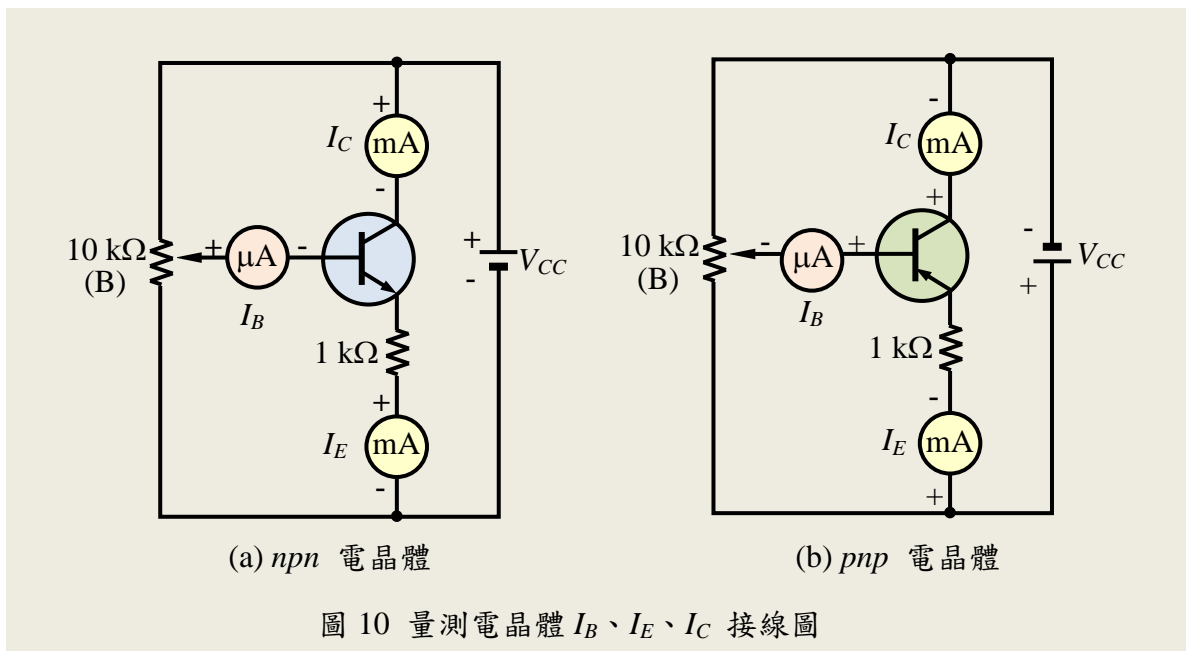
承上，把夾在基極那個夾子拿開（即讓基極空置，不接任何東西），如圖 9(b) 所示， $I_{CEO}$  直接由標有 LI 之刻度讀取即可。（LI 之滿刻度為 8mA）

註： $I_{CEO}$  愈小愈好，通常幾乎為 0，否則該電晶體為不良品。



#### 工作四：觀測 $I_E$ 、 $I_B$ 、 $I_C$ 之關係

1. 裝置圖 10 之電路。假如電晶體為 *npn* 型則電路如圖 10(a)，若電晶體為 *pnp* 型則裝置圖 10(b) 之電路。





2. 圖中的三個電流表可以使用三用電表的 DC mA 檔。 $V_{CC} = \text{DC } 6\sim 9 \text{ V}$  皆可。
3. 調整  $10 \text{ k}\Omega$  的可變電阻器，使集極電流  $I_C = 2 \text{ mA}$ 。
4. 記下此時之電流值。

$$I_B = \underline{\hspace{2cm}} \mu\text{A}, I_E = \underline{\hspace{2cm}} \text{ mA}, I_C = \underline{\hspace{2cm}} \text{ mA}。$$

5. 用下式計算  $\alpha$  值：

$$\alpha = \frac{I_C}{I_E} = \frac{\hspace{2cm}}{\hspace{2cm}} = \underline{\hspace{2cm}}。$$

此即本電晶體在  $I_C = 2 \text{ mA}$  時之  $\alpha$  值。

6. 用下式計算  $\beta$  值：

$$\beta = \frac{I_C}{I_B} = \frac{\hspace{2cm}}{\hspace{2cm}} = \underline{\hspace{2cm}}。$$

7.  $I_B + I_C = I_E$  嗎？若上式無法成立，試述其原因。

8. 仔細比較圖 10(a)和圖 10(b)，你發現使用不同極性 (*nnp* 和 *pnp*) 之電晶體時，電路有何差異？

### 工作五：測繪電晶體之 $V_{CE}-I_C$ 特性曲線

1. 按照圖 11 接線。

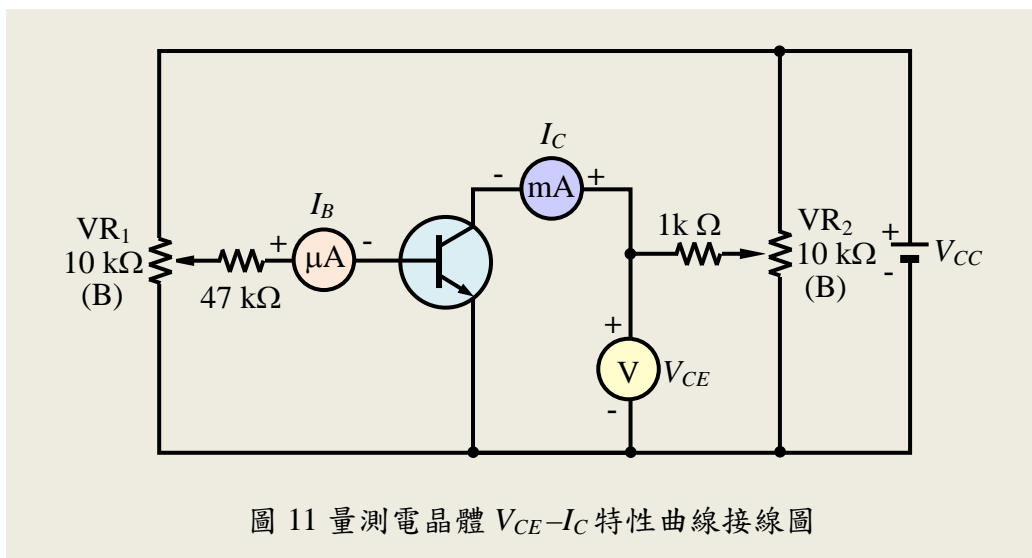


圖 11 量測電晶體  $V_{CE}-I_C$  特性曲線接線圖

2. 假如電晶體使用 *pn*p，請將圖 11 修正後繪於圖 12。
3. 電源  $V_{CC}$  使用 DC 12 V。
4. 調節  $VR_1$  使  $I_B=0 \mu\text{A}$ 。
5. 調節  $VR_2$  使  $V_{CE}$  依次為  $0.1 \text{ V} \rightarrow 0.2 \text{ V} \rightarrow 0.3 \text{ V} \rightarrow 0.5 \text{ V} \rightarrow 1.0 \text{ V} \rightarrow 2.0 \text{ V} \rightarrow 3.0 \text{ V} \rightarrow 4.0 \text{ V} \rightarrow 5.0 \text{ V} \rightarrow 6.0 \text{ V}$  (當  $I_B$  較大時， $V_{CE}$  可能無法達到 6V，則只作到  $V_{CE}$  上限即可)，並記下每一次之對應  $I_C$  值於表 1 中。

(注意！調節  $VR_2$  時， $I_B$  可能會變動，此時應調節  $VR_1$  使  $I_B$  為指定之恒值。)







6. 轉動  $VR_1$  使  $I_B$  值如表 2 至表 7 所列之  $I_B$  值，仿照步驟 5 之方法測量  $V_{CE}$  與  $I_C$  之關係，並將結果分別記錄於表 2 至表 7 之對應位置。
7. 仿照圖 5(b) 之形式，利用表 1 至表 7 之資料，繪製  $V_{CE}-I_C$  特性曲線於圖 13 中。

### 實驗三 接面電晶體

組別：\_\_\_\_\_ 姓名：\_\_\_\_\_ 同組同學姓名：\_\_\_\_\_

日期：\_\_\_\_\_ 教師簽署：\_\_\_\_\_

#### 一、電晶體極性測試與 $\beta$ 值

編號						
<i>pnp/npn</i>						
<i>E、B、C</i>						
$\beta$						
$I_{CEO}$						

#### 二、觀測 $I_E$ 、 $I_B$ 、 $I_C$ 之關係

$$I_C = 2 \text{ mA}$$

$$I_B = \text{_____ } \mu\text{A}, I_E = \text{_____ } \text{mA}, I_C = \text{_____ } \text{mA}。$$

$$\alpha = \frac{I_C}{I_E} = \text{_____} = \text{_____}。$$

此即本電晶體在  $I_C=2\text{mA}$  時之  $\alpha$  值。

$$\beta = \frac{I_C}{I_B} = \text{_____} = \text{_____}。$$

\*  $I_B + I_C = I_E$  嗎？若上式無法成立，試述其原因：

\*仔細比較圖 10 (a)和圖 10 (b)，你發現使用不同極性 (*nnp* 和 *pnnp*) 之電晶體時，電路有何差異？

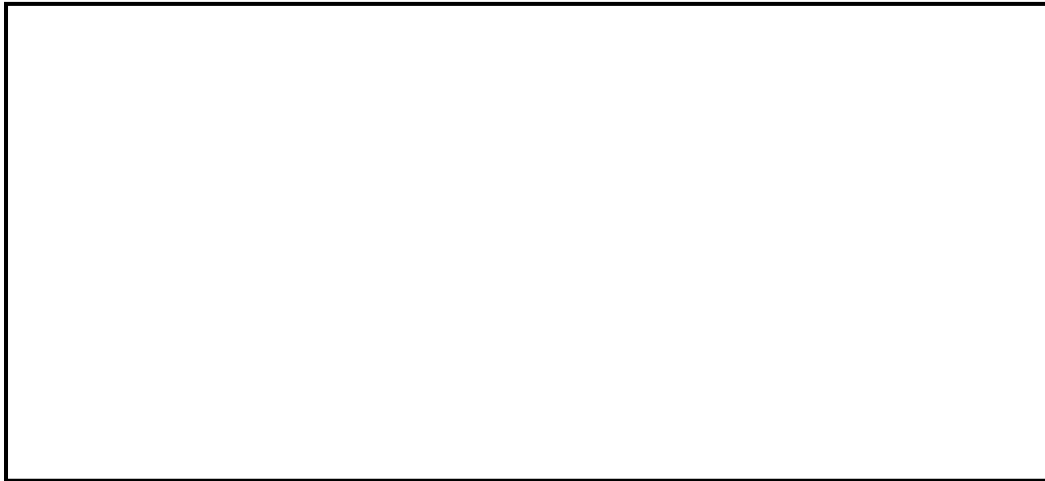


圖 12 *pnp* 電晶體之接線圖

三、

表 1  $I_B = 0 \mu\text{A}$

$V_{CE}$ (V)	0.1	0.2	0.3	0.5	1.0	2.0	3.0	4.0	5.0	6.0
$I_C$ (mA)										

表 2  $I_B = 10 \mu\text{A}$

$V_{CE}$ (V)	0.1	0.2	0.3	0.5	1.0	2.0	3.0	4.0	5.0	6.0
$I_C$ (mA)										

表 3  $I_B = 20 \mu\text{A}$

$V_{CE}$ (V)	0.1	0.2	0.3	0.5	1.0	2.0	3.0	4.0	5.0	6.0
$I_C$ (mA)										

表 4  $I_B = 30 \mu\text{A}$

$V_{CE}$ (V)	0.1	0.2	0.3	0.5	1.0	2.0	3.0	4.0	5.0	6.0
$I_C$ (mA)										

表 5  $I_B = 40 \mu\text{A}$

$V_{CE}(\text{V})$	0.1	0.2	0.3	0.5	1.0	2.0	3.0	4.0	5.0	6.0
$I_C(\text{mA})$										

表 6  $I_B = 50 \mu\text{A}$

$V_{CE}(\text{V})$	0.1	0.2	0.3	0.5	1.0	2.0	3.0	4.0	5.0	6.0
$I_C(\text{mA})$										

表 7  $I_B = 60 \mu\text{A}$

$V_{CE}(\text{V})$	0.1	0.2	0.3	0.5	1.0	2.0	3.0	4.0	5.0	6.0
$I_C(\text{mA})$										

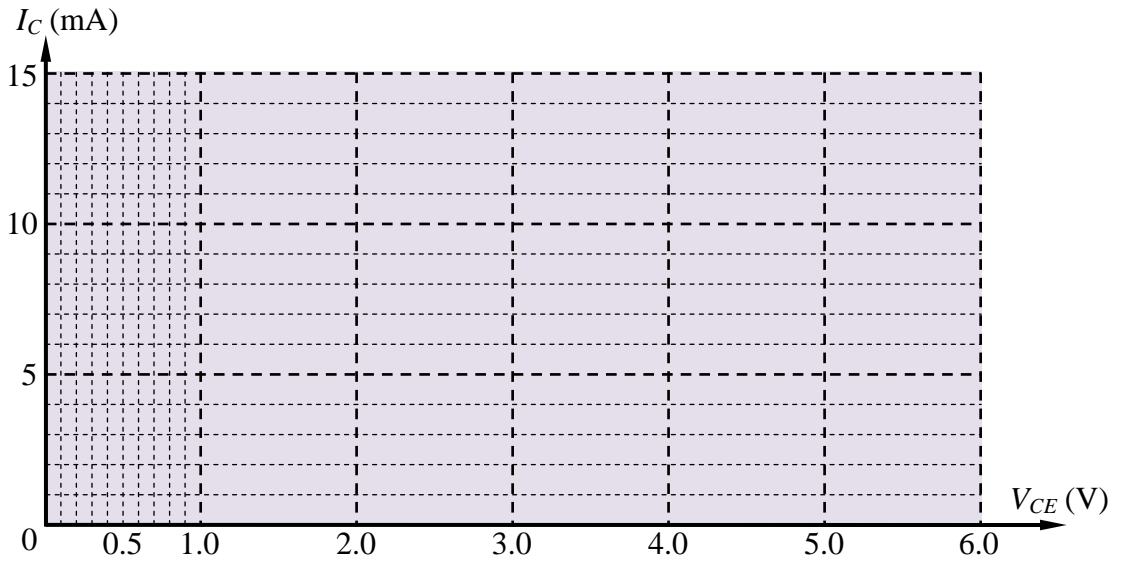


圖 13 編號 \_\_\_\_\_ 電晶體之  $V_{CE}-I_C$  特性曲線

四、討論